

**Report**

**Progettazione, implementazione e simulazione su Vivado di un Convolutore SIMD 3x3**

*Corso di Progettazione Sistemi Digitali*

*Corso di Laurea Magistrale in Ingegneria Elettronica*

*Unical, aa 2020/2021*

Andrea Alecce Matricola 214611

Matteo Cannistrà 216735

Prof.sa S. Perri

Sommario

[1. Intro 3](#_Toc86577379)

[1.1. Analisi del problema 3](#_Toc86577380)

[1.2. Convoluzione 3](#_Toc86577381)

[2. Implementazione hardware 4](#_Toc86577382)

[2.1. Creazione finestra di convoluzione: 4](#_Toc86577383)

[2.2. Gestione Padding (segnale di controllo, imgmagine dei registri) e SIMD (ragionamento sulle due finestre mostrando il contenuto dei registri) 4](#_Toc86577384)

[2.3. Moltiplicatore carta e penna 4](#_Toc86577385)

[2.4. Sommatore 4](#_Toc86577386)

[2.5. FSM 4](#_Toc86577387)

[2.6. Confronto e risultati Vivado vs. Matlab 4](#_Toc86577388)

[2.7. Possibili miglioramenti/sviluppi futuri 4](#_Toc86577389)

# Intro

## Analisi del problema

TRACCIA PROF elaborazione img, circuito di elaborazione segua il paradigma SIMD (spiegazione SIMD, precisione a 16bit parallelismo 1 e 8bit parallelismo 2)

## Convoluzione

spiegazione e funzionamento, filtraggio nel dominio dello spazio, finestra di convoluzione, padding, operazioni di somma e prodotto (magari qualche esempio grafico)

# Implementazione hardware

## Creazione finestra di convoluzione:

riferimento al reg\_file, finestra capovolta

## Gestione Padding (segnale di controllo, imgmagine dei registri) e SIMD (ragionamento sulle due finestre mostrando il contenuto dei registri)

asdasd

## Moltiplicatore carta e penna

MULT\_SIMD\_3x3, schema circuitale, funzionamento a 16 e a 8 bit, inserimento pipeline;

## Sommatore

gestione 9 ingressi e creazione dell’uscita;

## FSM

descrizione, diagramma, descrizione di ogni stato e delle transizioni tra gli stati, scrittura con segnale di valid (write2file);

## Confronto e risultati Vivado vs. Matlab

asdasd

## Possibili miglioramenti/sviluppi futuri

asdasd